

This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-258142

(P2002-258142A)

(43) 公開日 平成14年9月11日 (2002.9.11)

(51) IntCl ⁷	識別記号	F I	テマコード [*] (参考)
G 0 2 B	7/28	H 0 4 N 5/232	H 2 H 0 1 1
	7/34	9/07	A 2 H 0 5 1
G 0 3 B	13/36	101:00	5 C 0 2 2
H 0 4 N	5/232	G 0 2 B 7/11	N 5 C 0 6 5
	9/07		C

審査請求 未請求 請求項の数 7 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2001-54773(P2001-54773)

(22) 出願日 平成13年2月28日 (2001.2.28)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 長野 明彦

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 100065385

弁理士 山下 稯平

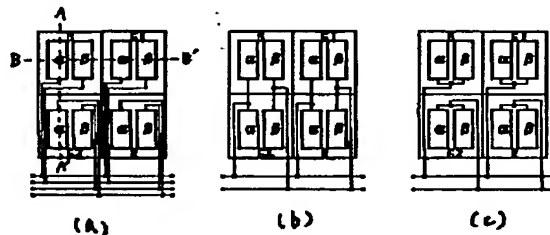
最終頁に続く

(54) 【発明の名称】 撮像装置

(57) 【要約】

【課題】 画像処理アルゴリズムを複雑にすることなく、被写体輝度が低い場合のフォーカシングを向上させる。

【解決手段】 フォーカシング時に被写体輝度がしきい値よりも高い場合には、各画素「B」、「G1」、「G2」、「R」の光電変換素子 α 、 β からそれぞれ独立して画素信号を出力する (図4 (a))。一方、被写体輝度がしきい値よりも低い場合には、「B」と「G2」との光電変換素子 α 、 β の電荷をそれぞれ加算してから出力させ、「G1」と「R」との光電変換素子 α 、 β の電荷をそれぞれ加算してから出力する (図4 (b))。撮像時には、各画素「B」、「G1」、「G2」、「R」内の光電変換素子 α 、 β で発生した電荷を画素内部で加算してから出力させる (図4 (c))。



【特許請求の範囲】

【請求項1】 2次元状に配列された画素内に光電変換素子が複数配置された撮像装置であって、複数の画素の第1の領域に含まれる複数の光電変換素子からの加算信号と、前記複数の画素の第2の領域に含まれる複数の光電変換素子からの加算信号とに基づいてフォーカシングを行う焦点制御手段を備えることを特徴とする撮像装置。

【請求項2】 2次元状に配列された画素内に光電変換素子が複数配置された撮像装置であって、第1の被写体輝度の場合に前記画素内の各光電変換素子から読み出された信号に基づいてフォーカシングを行

い、前記第1の被写体輝度よりも低い第2の被写体輝度の場合に複数の画素の第1の領域に含まれる複数の光電変換素子からの加算信号と、前記複数の画素の第2の領域に含まれる複数の光電変換素子からの加算信号とに基づいてフォーカシングを行う焦点制御手段を備えることを特徴とする撮像装置。

【請求項3】 前記画素内の各光電変換素子の電荷の加算信号に基づいて画像を形成するための画像処理を行う画像処理手段を備えることを特徴とする請求項1又は2記載の撮像装置。

【請求項4】 前記画素と被写体との間にカラーフィルタ及びマイクロレンズを形成し、前記マイクロレンズは、画素毎に一つずつ形成されていることを特徴とする請求項1から3のいずれか1項記載の撮像装置。

【請求項5】 前記画素の各々は、赤色、緑色、青色のカラーフィルタのいずれかが設けられ、前記各カラーフィルタは、赤色と青色とが対角に配置され、緑色が対角に配置されることを特徴とする請求項1から4のいずれか1項記載の撮像装置。

【請求項6】 複数の画素内にそれぞれ配置されている光電変換素子から読み出された電荷が蓄積されるフローティングディフュージョン領域と、少なくとも前記フローティングディフュージョン領域に蓄積された電荷を所定の電位にリセットするリセット手段と、前記フローティングディフュージョン領域に蓄積された電荷に対応する信号を出力する増幅手段と、を備えることを特徴とする請求項1から5のいずれか1項記載の撮像装置。

【請求項7】 被写体像信号を生成する光電変換素子と、前記光電変換素子と被写体との間に設けられたカラーフィルタとを備えた撮像装置において、第1の被写体輝度の場合に原色の被写体像信号に基づいてフォーカシングを行い、前記第1の被写体輝度よりも低い第2の被写体輝度の場合に補色の被写体像信号に基づいてフォーカシングを行う焦点制御手段を備えることを特徴とする撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、撮像装置に関し、特に、瞳分割方式の焦点検出を行うデジタルスチルカメラなどの撮像装置に関する。

【0002】

【従来の技術】従来、デジタルスチルカメラなどの撮像装置の焦点検出方式には、いくつかの方法があるが、センサの各画素にマイクロレンズが形成された2次元の受光センサを用いて瞳分割方式の焦点検出を行う装置が特開昭58-24105号公報に開示されている。

10 【0003】図11は、上記公報で提案している瞳分割方式の焦点検出を行う方法の原理説明図である。受光センサ10は撮影レンズ5の予定結像面に配置されている。また、受光センサ10の1画素は2つの光電変換素子13a、13bとから構成されており、各光電変換素子13a、13bの撮影レンズ5側に形成されたマイクロレンズ11によって光電変換素子13a、13bは撮影レンズ5の瞳の異なる位置を透過した光束を受光するように構成されている。

【0004】ここで、光電変換素子13aは主に撮影レンズ5の瞳の図面の下方を透過する光束を受光し、光電変換素子13bは主に撮影レンズ5の瞳の図面の上方を透過する光束を受光する。焦点検出時は、各光電変換素子13a、13bからの出力をそれぞれ読み出し、さらに複数の画素からの出力より撮影レンズ5の異なる瞳位置を透過した光束による像が生成される。撮影レンズ5の異なる瞳位置を透過した光束より生成される像を用いて焦点検出を行う方法は特開平5-127074号公報などに開示されている。

【0005】また、本出願人の固体撮像装置に係る出願が、特開2000-156823号公報に開示されている。この固体撮像装置は、瞳分割方式の焦点検出を行うものであり、複数の画素を、焦点検出専用の画素と撮像専用の画素とに分け、焦点検出専用の画素の出力に基づいて撮影レンズの焦点状態を検出して、撮像専用の画素の出力に基づいて画像を撮像している。

【0006】さらに、本出願人の固体撮像装置に係る出願が、特開平9-46596号公報に開示されている。この固体撮像装置は、複数画素の画素信号の加算と非加算とを任意に行うことができるようにしており、被写体の輝度が高い場合には画素信号を非加算出力して高解像度の撮像を行い、被写体の輝度が低い場合は画素信号を加算出力して高感度の撮像を行っている。

【0007】

【発明が解決しようとする課題】しかし、特開2000-156823号公報に開示されている撮像装置は、画像を撮像する際に、焦点検出専用の画素からの出力を用いていないので、この分、得られる画像の画質が低下する場合があります、改善が望まれている。

【0008】また、特開昭58-24105号公報等に

50 開示されている撮像装置は、被写体の輝度のバラツキ

を、受光センサ10側で変換した電荷の蓄積時間あるいは信号増幅率を変化させることにより補填しているが、被写体の輝度が低い場合には、焦点検出を行う時間が長くなったり、S/N比が低下する場合があった。

【0009】さらに、特開平9-46596号公報に開示されている撮像装置は、被写体の輝度の応じて撮像の仕方を変えているので、色再現を行うための画像処理方法も被写体の輝度に応じて変えなければならず画像処理アルゴリズムが複雑になる場合があり、改善が望まれている。

【0010】そこで、本発明は、画像処理アルゴリズムを複雑にすることなく、被写体輝度が低い場合のフォーカシングを向上させることを課題とする。

【0011】また、被写体輝度に応じたフォーカシングを実現することを課題とする。

【0012】

【課題を解決するための手段】上記課題を解決するために、本発明は、2次元状に配列された画素内に光電変換素子が複数配置された撮像装置であって、複数の画素の第1の領域に含まれる複数の光電変換素子からの加算信号と、前記複数の画素の第2の領域に含まれる複数の光電変換素子からの加算信号とに基づいてフォーカシングを行う焦点制御手段を備えることを特徴とする。

【0013】また、本発明は、2次元状に配列された画素内に光電変換素子が複数配置された撮像装置であって、第1の被写体輝度の場合に前記画素内の各光電変換素子から読み出された信号に基づいてフォーカシングを行い、前記第1の被写体輝度よりも低い第2の被写体輝度の場合に複数の画素の第1の領域に含まれる複数の光電変換素子からの加算信号と、前記複数の画素の第2の領域に含まれる複数の光電変換素子からの加算信号とに基づいてフォーカシングを行う焦点制御手段を備えることを特徴とする。

【0014】さらに、本発明は、被写体像信号を生成する光電変換素子と、前記光電変換素子と被写体との間に設けられたカラーフィルタとを備えた撮像装置において、第1の被写体輝度の場合に、原色の被写体像信号に基づいてフォーカシングを行い、前記第1の被写体輝度よりも低い第2の被写体輝度の場合に、補色の被写体像信号に基づいてフォーカシングを行う焦点制御手段を備えることを特徴とする。

【0015】

【発明の実施の形態】以下、本発明の実施形態について図面を用いて説明する。

【0016】(実施形態1) 図1は、本発明の実施形態1のデジタルスチルカメラ1(撮像装置)の模式的な内部構成図である。図1において、5は凸レンズ5a、凹レンズ5bを有する撮影レンズ、30はレンズ5を通った光を変換する絞り装置、27は絞り装置30を駆動する絞り駆動回路、26は撮像レンズ5を合焦状態に調節

する撮影レンズ駆動回路、10は撮影レンズ5の予定結像面に配置されており撮影レンズ5の瞳の異なる領域を透過する光束を受光するCMOSプロセス等で同一半導体チップ上に形成されたイメージセンサ、21はイメージセンサ10を駆動制御するイメージセンサ制御回路、24はイメージセンサ10で撮像した画像信号に対して画像を形成するための画像処理を行う画像処理回路、23は画像処理回路24で処理された画像を外部に出力するためのインターフェース回路、9はイメージセンサ10で撮像された画像を表示するための液晶表示素子、25は液晶表示素子を駆動する液晶表示素子駆動回路、3は液晶表示素子9に表示された被写体像を観察するための接眼レンズ、22はイメージセンサ10で撮像された画像を記録したり撮影レンズ5の固有情報が記憶されているメモリ回路、SW2は撮影者が撮影された画像をメモリ回路22に記録するための操作スイッチ、20は被写体輝度の測定を行う測定手段や焦点検出を行う焦点制御手段を含むデジタルスチルカメラ1の動作を制御するCPUである。

【0017】なお、撮像レンズ5は、便宜上2枚のレンズ5a、5bを図示しているが、実際は多数枚のレンズを備えている。

【0018】図4(a)～図4(c)は、イメージセンサ10の模式的な平面図である。図2(a)、図2(b)は、それぞれ図4(a)のA-A'、B-B'の断面図である。図4(a)～図4(c)には、2行×2列の2次元エリアセンサを示しており、光電変換素子 α 、 β が形成されている。光電変換素子 α 、 β にはそれぞれ異なる視点から得られる被写体像が結像される。なお、図4(a)～図4(c)の電荷の読み出し方については後述する。また、図2(a)、図2(b)では、光電変換素子 α 、 β をそれぞれ構成する部分に添字 α 、 β を付し、奇数行、偶数行にそれぞれ添字o、eを付している。

【0019】図2(a)、図2(b)において、117は基板内に形成されたp型ウェル、125はp型ウェル117と共に光電荷を発生させ蓄積するn型領域、121はn型領域125に蓄積されている光電荷が転送されるフローティングディフュージョン部(以下、「FD部」と称する。)、126はn型領域125に蓄積された光電荷をFD部121へ効率よく転送するために光電荷を収集する表面p+層、103はFD部121へ光電荷を転送するための転送ゲート、118はゲート絶縁膜であるSiO₂膜、129はベイヤ配列のカラーフィルタ、130は被写体からの光を集めるマイクロレンズである。

【0020】なお、マイクロレンズ130は撮影レンズ5の瞳とイメージセンサ10の光電変換素子 α 、 β とが、共役になるような形状及び位置に形成されている。また、101は光電荷を発生するための模式的な領域で

ある。

【0021】また、図2(a)、図2(b)において、104はリセットパルス $\Phi R0$ に従ってFD部121等をリセット電位(V_{dd})にリセットするリセット用MOSトランジスタ、105はFD部121に転送された光電荷に基づく増幅信号を得るソースフォロワアンプMOSトランジスタ、106はソースフォロワアンプMOSトランジスタ105で得られた増幅信号を垂直出力線に読み出す水平選択スイッチMOSトランジスタである。

【0022】なお、転送ゲート103は、制御パルス $\Phi TX\alpha e0$ 、 $\Phi TX\alpha o0$ で独立して制御可能のように構成している。

【0023】図3は、図4(a)のイメージセンサ10及びその周辺の概略的な回路構成図である。図3において、107はソースフォロワの負荷MOSトランジスタ、108は暗出力転送MOSトランジスタ、109は明出力MOSトランジスタ、110は暗出力蓄積容量CTN、111は明出力蓄積容量CTS、112は水平転送MOSトランジスタ、113は水平出力線リセットMOSトランジスタ、114は差動出力アンプ、115は水平走査回路、116は垂直走査回路である。

【0024】なお、図1のイメージセンサ制御回路21は、水平走査回路115及び垂直走査回路116を有している。また、図3において図2に示した部分と同様の部分には同一符号を付している。

【0025】図5は、図1のデジタルスチルカメラ1の動作を示すフローチャートである。本実施形態では、撮影レンズ5の焦点検出時に、被写体輝度に応じて、各光電変換素子 α 、 β からの電荷の出力の仕方を変えている。以下、図5に沿って、図1のデジタルスチルカメラの動作について説明する。

【0026】まず、撮影者が、図示しないデジタルスチルカメラ1のメインスイッチをオンすると、まず、CPU20により位相差検出方式の焦点検出が行われる(ステップS202)。具体的な焦点検出の動作については後述する。

【0027】それから、CPU20は、焦点検出の際に算出した駆動量に基づいて生成したレンズ駆動信号を、撮影レンズ駆動回路26に対して出力する。撮影レンズ駆動回路26は、出力されたレンズ駆動信号に従って、撮影レンズ5を駆動する(ステップS203)。

【0028】こうして、合焦状態に設定されると、CPU20はイメージセンサ制御回路21に撮像信号を送って、イメージセンサ10等に撮像を行わせる(ステップS204)。

【0029】このとき、CPU20は、イメージセンサ制御回路21に対して、イメージセンサ10から図4(c)に示す態様で画素信号に基づく増幅信号を出力させるような制御信号を出力する。すなわち、イメージ

センサ10の各画素の光電変換素子 α 、 β で発生した電荷を、画素内部で加算してから出力させるような(第2の読み出しモード)制御信号を出力する。

【0030】なお、イメージセンサ10から出力される画像信号は原色の画像信号である。また、第2の読み出しモードを実現させるときのイメージセンサ10の動作については後述する。

【0031】イメージセンサ10から出力される画像信号に基づく増幅信号は、イメージセンサ制御回路21においてA/D変換された後に、画像処理回路24に送られ画像処理がされる。このとき、画像処理回路24では、イメージセンサ10から出力された画像信号に基づいて色再現のために所定の画像処理が行われるが、イメージセンサ10からは原色の画像信号しか出力されないため画像処理アルゴリズムは複雑化されていない。

【0032】画像処理が行われた画像信号は、CPU20を介して液晶表示素子駆動回路25に送られ液晶表示素子9に表示される(ステップS205)。

【0033】このため、撮影者は接眼レンズ3を通して液晶表示素子9に表示された被写体像を観察することが可能となる。

【0034】さらに、CPU20は撮像画像を記録するための操作スイッチSW2の状態を確認する(ステップS206)。

【0035】確認の結果、撮影者が操作スイッチSW2を操作していなければ、すなわち、操作スイッチSW2がオフのままであれば、CPU20によってメインスイッチの状態が確認される(ステップS201)。

【0036】一方、撮影者が操作スイッチSW2を操作していれば、すなわち、操作スイッチSW2がオンしていれば、CPU20はイメージセンサ制御回路21に撮像信号を送ってイメージセンサ10等に本撮像を行わせる(ステップS207)。

【0037】本撮像時も、イメージセンサ10は同一の画素内の2つの光電変換素子 α 、 β の力を加算して読み出しを行う第2の読み出しモードで駆動される。

【0038】イメージセンサ10によって撮像された画像信号は、イメージセンサ制御回路21においてA/D変換された後に、画像処理回路24に送られて、画像処理がされる。

【0039】このとき、イメージセンサ10から出力された画像信号に基づいて色再現のために所定の画像処理が行われるが、イメージセンサ10からは原色の画像信号しか出力されないため画像処理アルゴリズムは複雑化されていない。

【0040】画像処理が終了すると、画像信号は液晶表示素子駆動回路25に送られ液晶表示素子9に表示される(ステップS208)。

【0041】同時に、CPU20は撮像された画像信号をそのままメモリ回路22に記憶する(ステップS20

9)。

【0042】撮影動作が終了し、撮影者がメインスイッチをオフすると(ステップS201)デジタルスチルカメラ1の電源がオフされ待機状態となる。

【0043】図6は、図5のCPU20による焦点検出(ステップS202)の動作を示すフローチャートである。CPU20は、イメージセンサ制御回路21に対して、焦点検出のための撮像開始信号を送ってイメージセンサ10に焦点検出光束の撮像を行わせる。

【0044】この際、CPU20は、直前に撮像された被写体像情報に基づいて算出される被写体輝度を所定のしきい値と比較して、このしきい値よりも高いかどうかを判定する(ステップS220)。

【0045】ステップS220で被写体輝度がしきい値よりも高いと判定された場合は、CPU20はイメージセンサ制御回路21に、イメージセンサ10から図4(a)に示す態様で画素信号に基づく増幅信号を出力させる(第1の読み出しモード)。すなわち、イメージセンサ10の各画素の各光電変換素子 α 、 β からそれぞれ独立して画素信号を出力させる(ステップS221)。

なお、第1の読み出しモードを実現させるときのイメージセンサ10の動作については後述する。

【0046】こうして、被写体の輝度が高い場合に、焦点検出を行うための画像が飽和することを防止している。

【0047】つぎに、イメージセンサ10の出力は、イメージセンサ制御回路21でA/D変換され、CPU20に出力される(ステップS222)。

【0048】CPU20は同一色相の出力信号より、撮影レンズ5の片方の瞳を透過した焦点検出光束による被写体像を生成し、同様に撮影レンズ5のもう片方の瞳を透過した焦点検出光束による被写体像を生成する。それから、生成した2つの被写体像に基づいて相関演算を行い、各像の像ずれ量から撮影レンズ5のデフォーカス量を算出する(ステップS223)。

【0049】その後、合焦のために必要な撮影レンズ5の駆動量が算出される(ステップS224)。

【0050】このとき、CPU20で生成された被写体像は、被写体輝度によらずコントラストの高い像が得られるため、焦点検出精度が向上する。さらに、焦点検出に使用した被写体像の色相によりデフォーカス量の補正が行われるが、デフォーカス量という一つの結果に対する補正であるため補正処理の負荷はかからない。

【0051】一方、ステップS220で被写体輝度がしきい値よりも低いと判定された場合は、CPU20は、イメージセンサ制御回路21に、イメージセンサ10から図4(b)に示す態様で画素信号に基づく増幅信号を出力させる(第3の読み出しモード)。すなわち、複数の画素「B」と「G2」の第1の領域である「B」の α の光電変換素子と「G2」の α の光電変換素子の電荷の

加算信号と、第2の領域である「B」の β の光電変換素子と「G2」の β の光電変換素子の電荷の加算信号とをそれぞれ出力させ、複数の画素「G1」と「R」の第1の領域である「G1」の α の光電変換素子と「R」の α の光電変換素子の電荷の加算信号と、第2の領域である「G1」の β の光電変換素子と「R」の β の光電変換素子の電荷の加算信号とをそれぞれ出力させる(ステップS226)。なお、第3の読み出しモードを実現させるときのイメージセンサ10の動作については後述する。

【0052】こうして、被写体の輝度が低い場合に、焦点検出を行うための画像出力が不足することを防止している。

【0053】つぎに、第1～第3の読み出しモードを実現させるときのイメージセンサ10の動作について説明する。

【0054】図7は、第1の読み出しモード(図4(a))の際の図3の動作を示すタイミングチャートである。

【0055】まず、垂直走査回路116からの各種信号の出力タイミングに従って、制御パルス ΦL をハイとして、増幅手段であるソースフォロワ負荷MOSTランジスタ107をオンすることで、垂直出力線を V_{ss} にリセットする。

【0056】また、制御パルス $\Phi R0$ をハイとして、リセット手段であるリセット用MOSTランジスタ104をオンさせて、FD部121等をリセット電位 V_{dd} にリセットすることで、前回の読み出し時の残存電荷を消滅させる。

【0057】つぎに、制御パルス $\Phi S0$ をハイとして選択手段である水平選択スイッチMOSTランジスタ106をオンし第1及び第2行の画素部を選択する。つぎに制御パルス $\Phi R0$ をローとして、リセット用MOSTランジスタ104をオフして、FD部121のリセットを止めFD部121をフローティング状態とし、ソースフォロワアンプMOSTランジスタ105のゲート・ソース間をスルーとする。

【0058】それから、所定時間が経過した後に、制御パルス $\Phi TN\alpha$ をハイ/ローとし、暗出力転送MOSTランジスタ108を通じてFD部121の暗電圧をソースフォロワ動作で蓄積容量110 α に出力させる。

【0059】つぎに、光電変換素子 α のn型領域125 α から電荷の出力を行うため、制御パルス $\Phi Tx\alpha$ をハイ/ローとして転送手段である転送スイッチMOSTランジスタ103 α を導通する。このとき光発生キャリアは各n型領域125 α からFD部121に転送される。

【0060】これにより、FD部121の電位が変化することになる。このときソースフォロワアンプMOSTランジスタ105がフローティング状態であるので、制御パルス $\Phi TS\alpha$ をハイ/ローとして明出力MOST

10

20

30

40

50

ランジスタ109を通じてFD部121の電位を蓄積容量111 α に出力する。

【0061】以上の手順を終えた時点では、各光電変換素子 α のn型領域125 α の光出力と暗出力とがそれぞれ蓄積容量111 α と110 α とにそれぞれ蓄積されている。

【0062】つづいて、制御パルス $\Phi R0$ を一旦ハイとして、制御パルス $\Phi S0$ をローとする。

【0063】つぎに、制御パルス $\Phi S0$ をハイとして水平選択スイッチMOSTランジスタ106をオンし第1及び第2行の画素部を選択する。つぎに制御パルス $\Phi R0$ をローとして、リセット用MOSTランジスタ104をオフして、FD部121のリセットを止めFD部121をフローティング状態とし、ソースフォロワアンパMOSTランジスタ105のゲート・ソース間をスルーとする。

【0064】それから、所定時間が経過した後に、制御パルス $\Phi TN\beta$ をハイ/ローとし、暗出力転送MOSTランジスタ108を通じてFD部121の暗電圧をソースフォロワ動作で蓄積容量110 β に出力させる。

【0065】つぎに、n型領域125 β の電荷の出力を行うため、制御パルス $\Phi Tx\beta 0$ をハイ/ローとして転送スイッチMOSTランジスタ103 β を導通する。このとき光発生キャリアはn型領域125 β からFD部121に転送される。

【0066】これにより、FD部121の電位が変化することになる。このとき、ソースフォロワアンパMOSTランジスタ105がフローティング状態であるので、制御パルス $\Phi TS\beta$ をハイ/ローとして明出力転送MOSTランジスタ109を通じてFD部121の電荷を蓄積容量111 β に出力する。

【0067】以上の手順を終えた時点では、各n型領域125 β の光出力と暗出力とがそれぞれ蓄積容量111 β と110 β とに蓄積されている。

【0068】さらに、制御パルス ΦHC を一旦ハイとして水平出力線リセットMOSTランジスタ113を導通して水平出力線を電位 V_{hc} にリセットし、水平転送期間において水平走査回路115から水平転送MOSTランジスタ112 α 、112 β への各種信号の出力タイミングに従って、水平出力線に画素の暗出力と光出力とが

【0069】具体的には、水平転送MOSTランジスタ112 α が先にオンされ、蓄積容量110 α 、111 α にそれぞれ蓄積されている各n型領域125 α の暗出力と光出力とが、水平出力線に読み出され、差動増幅器114によって光出力から暗出力を差分することで、差動出力 V_{out} を得る。

【0070】その後、水平転送MOSTランジスタ112 β がオンされ、蓄積容量110 β 、111 β にそれぞれ蓄積されている各n型領域125 β の暗出力と光

出力とが、水平出力線に読み出され、差動増幅器114によって光出力から暗出力を差分することで、差動出力 V_{out} を得る。

【0071】こうして、画素のランダムノイズ、固定パターンノイズを除去したS/N比に優れた信号を得ている。

【0072】引き続き、同様の手順により第2行の画素の光電変換素子 αe 、 βe の電荷が独立して読み出される。さらに、制御パルス $\Phi S1$ をハイにして、第3、第4行目の画素の光電変換素子 αo 、 βo 、 αe 及び βe の電荷についても独立して読み出される。

【0073】図9は、第2の読み出しモード(図4(c))の際の図3の動作を示すタイミングチャートである。

【0074】まず、垂直走査回路116からの各種信号の出力タイミングに従って、制御パルス ΦL をハイとして、ソースフォロワ負荷MOSTランジスタ107をオンすることで、垂直出力線を V_{ss} にリセットする。

【0075】また、制御パルス $\Phi R0$ をハイとして、リセット用MOSTランジスタ104をオンさせて、FD部121等を V_{dd} にリセットすることで、前回の読み出し時の残存電子を消滅させる。

【0076】つぎに、制御パルス $\Phi S0$ をハイとして水平選択スイッチMOSTランジスタ106をオンし第1及び第2行の画素部を選択する。つぎに制御パルス $\Phi R0$ をローとして、リセット用MOSTランジスタ104をオフして、FD部121のリセットを止めFD部121をフローティング状態とし、ソースフォロワアンパMOSTランジスタ105のゲート・ソース間をスルーとする。

【0077】それから、所定時間が経過した後に、制御パルス $\Phi TN\alpha$ をハイ/ローとし、暗出力転送MOSTランジスタ108を通じてFD部121の暗電圧をソースフォロワ動作で蓄積容量110 α に出力させる。

【0078】つぎに、n型領域125 αo 、125 βo から電荷の出力を行うため、制御パルス $\Phi Tx\alpha o 0$ 及び $\Phi Tx\beta o 0$ をそれぞれ同時にハイ/ローとして転送スイッチMOSTランジスタ103 αo 及び103 βo を導通する。このとき光発生キャリアは各n型領域125 αo 、125 βo からFD部121に同時に転送される。

【0079】これにより、FD部121の電位が変化することになる。このときソースフォロワアンパMOSTランジスタ105がフローティング状態であるので、制御パルス $\Phi TS\alpha$ をハイ/ローとして明出力MOSTランジスタ109を通じてFD部121の電荷を蓄積容量111 α に出力する。

【0080】以上の手順を終えた時点では、全画素のn型領域125 αo 、125 βo の加算された光出力及び暗出力とがそれぞれ蓄積容量111 α と110 α とに蓄

積されている。

【0081】つづいて、制御パルス $\Phi R0$ をハイとして、制御パルス $\Phi S0$ をローとする。この間に、制御パルス ΦHC を一旦ハイとして水平出力線リセットMOSトランジスタ113を導通して水平出力線を電位 V_{hc} にリセットし、水平転送期間において水平走査回路115の水平転送MOSトランジスタ112 α 、112 β への各種信号の出力タイミングに従って、水平出力線に画素の暗出力と光出力とがされる。

【0082】具体的には、水平転送MOSトランジスタ112 α がオンされ、蓄積容量110 α 、111 α にそれぞれ蓄積されている各n型領域125 αo 、125 βo の暗出力と光出力とが、水平出力線に読み出され、差動増幅器114によって光出力から暗出力を差分することで、差動出力 V_{out} を得る。

【0083】こうして、画素のランダムノイズ、固定パターンノイズを除去したS/N比に優れた信号を得ている。

【0084】さらに、同様の手順により各n型領域125 αe 、125 βe の暗出力と光出力とが、水平出力線に読み出され、差動増幅器114によって光出力から暗出力を差分することで、差動出力 V_{out} を得る。

【0085】図8は、第3の読み出しモード(図4(b))の際の図3の動作を示すタイミングチャートである。

【0086】まず、垂直走査回路116からの各種信号のタイミングに従って、制御パルス ΦL をハイとして、ソースフォロワ負荷MOSトランジスタ107をオンすることで、垂直出力線を V_{ss} にリセットする。

【0087】また、制御パルス $\Phi R0$ をハイとして、リセット用MOSトランジスタ104をオンさせて、FD部121等を V_{dd} にリセットすることで、前回の読み出し時の残存電荷を消滅させる。

【0088】つぎに、制御パルス $\Phi S0$ をハイとして水平選択スイッチMOSトランジスタ106をオンし第1及び第2行の画素部を選択する。つぎに制御パルス $\Phi R0$ をローとして、リセット用MOSトランジスタ104をオフして、FD部121のリセットを止めFD部121をフローティング状態とし、ソースフォロワアンプMOSトランジスタ105のゲート・ソース間をスルーとする。

【0089】それから、所定時間が経過した後に、制御パルス $\Phi TN\alpha$ をハイ/ローとし、暗出力転送MOSトランジスタ108を通じてFD部121の暗電圧をソースフォロワ動作で蓄積容量110 α に出力させる。

【0090】つぎに、n型領域125 αo 、125 αe から電荷の出力を行うため、制御パルス $\Phi Tx\alpha o0$ 及び $\Phi Tx\alpha e0$ をそれぞれハイ/ローとして転送スイッチMOSトランジスタ103 αo 及び103 αe を導通する。このとき、2つのn型領域125 αo 、125 α

eで発生した各光キャリアはFD部121に同時に転送される。

【0091】これにより、FD部121の電位が変化することになる。このときソースフォロワアンプMOSトランジスタ105がフローティング状態であるので、制御パルス $\Phi TS\alpha$ をハイ/ローとして明出力MOSトランジスタ109を通じてFD部121の電荷を蓄積容量111 α に出力する。

【0092】以上の手順を終えた時点では、各n型領域125 αo 、125 αe の光出力と暗出力とがそれぞれ加算された状態で、蓄積容量111 α と110 α とに蓄積されている。

【0093】つづいて、制御パルス $\Phi R0$ を一旦ハイとして、制御パルス $\Phi S0$ をローとする。

【0094】つぎに、制御パルス $\Phi S0$ をハイとして水平選択スイッチMOSトランジスタ106をオンし第1及び第2行の画素部を選択する。つぎに制御パルス $\Phi R0$ をローとして、リセット用MOSトランジスタ104をオフして、FD部121のリセットを止めFD部121をフローティング状態とし、ソースフォロワアンプMOSトランジスタ105のゲート・ソース間をスルーとする。

【0095】それから、所定時間が経過した後に、制御パルス $\Phi TN\beta$ をハイ/ローとし、暗出力転送MOSトランジスタ108を通じてFD部121の暗電圧をソースフォロワ動作で蓄積容量110 β に出力させる。

【0096】つぎに、n型領域125 βo 、125 βe で発生した電荷の出力を行うため、制御パルス $\Phi Tx\beta o0$ 及び $\Phi Tx\beta e0$ をそれぞれハイ/ローとして転送スイッチMOSトランジスタ103 βo 及び103 βe を導通する。このとき、光キャリアは各n型領域125 βo 、125 βe からFD部121に同時に転送される。

【0097】これにより、FD部121の電位が変化することになる。このとき、ソースフォロワアンプMOSトランジスタ105がフローティング状態であるので、制御パルス $\Phi TS\beta$ をハイ/ローとして明出力転送MOSトランジスタ109を通じてFD部121の電位を蓄積容量111 β に出力する。

【0098】以上の手順を終えた時点では、各n型領域125 βo 、125 βe の光出力と暗出力とがそれぞれ加算された状態で、蓄積容量111 β と110 β とに蓄積されている。

【0099】さらに、制御パルス ΦHC を一旦ハイとして水平出力線リセットMOSトランジスタ113を導通して水平出力線を電位 V_{hc} にリセットし、水平転送期間において水平走査回路115から水平転送MOSトランジスタ112 α 、112 β への走査タイミング信号に従って、水平出力線に画素の暗出力と光出力とが出力される。

【0100】具体的には、水平転送MOSTランジスタ112 α が先にオンされ、蓄積容量110 α 、111 α にそれぞれ蓄積されている各n型領域125 α o、125 α eの加算信号の暗出力と光出力とが、水平出力線に読み出され、差動増幅器114によって光出力から暗出力を差分することで、差動出力Voutを得る。

【0101】その後、水平転送MOSTランジスタ112 β がオンされ、蓄積容量110 β 、111 β にそれぞれ蓄積されている各n型領域125 β o、125 β eの加算信号の暗出力と光出力とが、水平出力線に読み出され、差動増幅器114によって光出力から暗出力を差分することで、差動出力Voutを得る。

【0102】こうして、画素のランダムノイズ、固定パターンノイズを除去したS/N比に優れた信号を得ている。

【0103】引き続き、同様の手順により制御パルス Φ S1をハイにして、第3行目の画素の光電変換素子 α o、 α eからの電荷が加算され、第4行目の画素の光電変換素子 β o、 β eからの電荷が加算されて読み出される。

【0104】(実施形態2) 本発明の実施形態2の撮像装置は、被写体輝度に応じて原色の焦点検出画像の撮像と読み出しを行うモードと、補色の焦点検出画像の撮像と読み出しを行うモードとに切り換えて制御するものである。

【0105】図10は、本実施形態の固体撮像装置のCPU20による焦点検出の動作を示すフローチャートである。なお、図10に示している部分以外の動作は図5と同様である。また、撮像装置の構成は、図1等と同様である。

【0106】CPU20は、イメージセンサ制御回路21に焦点検出のための撮像開始信号を送ってイメージセンサ10に焦点検出光束の撮像を行わせる。その際、CPU20は、直前に撮像された被写体像情報に基づいて算出される被写体輝度を所定のしきい値と比較して、このしきい値よりも高いかどうかを判定する(ステップS230)。

【0107】ステップS230で被写体輝度がしきい値よりも高いと判定された場合は、CPU20はイメージセンサ制御回路21に、イメージセンサ10から図4(a)に示す態様で画素信号に基づく増幅信号を出力させる。すなわち、イメージセンサ10の各画素の各光電変換素子 α 、 β からそれぞれ独立して画素信号を出力させる(ステップS231)。

【0108】なお、この際のイメージセンサ10の制御パルスのタイミングチャートは図7と同様である。

【0109】一方、ステップS230で被写体輝度がしきい値よりも低いと判定された場合は、CPU20は、イメージセンサ制御回路21に、イメージセンサ10から図4(b)に示す態様で画素信号に基づく増幅信号を

出力させる。すなわち、複数の画素「B」と「G2」の第1の領域である「B」の α の光電変換素子と「G2」の α の光電変換素子の電荷の加算信号と、第2の領域である「B」の β の光電変換素子と「G2」の β の光電変換素子の電荷の加算信号とをそれぞれ出力させ、複数の画素「G1」と「R」の第1の領域である「G1」の α の光電変換素子と「R」の α の光電変換素子の電荷の加算信号と、第2の領域である「G1」の β の光電変換素子と「R」の β の光電変換素子の電荷の加算信号とをそれぞれ出力させる(ステップS234)。

【0110】なお、この際のイメージセンサ10の制御パルスのタイミングチャートは図8と同様である。

【0111】上記のように、「B」と「G2」との光電変換素子 α 、 β の電荷を加算読み出すと、焦点検出用画像は赤の補色であるシアン色となる。また、「G1」と「R」との光電変換素子 α 、 β の電荷を加算読み出すと、焦点検出用画像は青の補色であるイエロー色となるので、被写体輝度が低い場合に画像出力が不足しない。

20 【0112】CPU20は、2つの被写体像に基づいて相関演算を行い、各像の像ずれ量から撮影レンズ5のデフォーカス量を算出する(ステップS223)。

【0113】ここで、原色の被写体像の場合、青、緑及び赤に対する撮影レンズの色収差が補正され、補色の被写体像の場合、シアン色及びイエロー色に対する撮影レンズの色収差が補正されてデフォーカス量が算出される。このとき、デフォーカス量という一つの結果に対する補正であるため補正処理の負荷はかからない。また、被写体像は被写体輝度によらずコントラストの高い像が得られるため、焦点検出精度が向上する。さらに、焦点検出に使用した被写体像の色相によりデフォーカス量の補正が行われる。

30 【0114】その後、合焦のために必要な撮影レンズ5の駆動量が算出される(ステップS224)。

【0115】以上、本発明の各実施形態では、イメージセンサ10の各画素の光電変換素子 α 、 β を水平方向に配置した場合の例を示したが、垂直方向に配置してもよい。

40 【0116】また、本発明の各実施形態では、各画素にたとえば2つの光電変換素子を備えた場合を例に説明したが、各画素内に配置する光電変換素子の数は2つに限定されない。たとえば3つの光電変換素子 α 、 β 、 γ をこの順で配置した場合には、各画素の光電変換素子 α 、 γ を用いてフォーカシングを行えばよい。

【0117】さらに、本発明の各実施形態では、被写体輝度が低い場合に隣接する2つの画素の光電変換素子の電荷を加算する場合を例に説明したが、被写体輝度に応じて電荷の加算対象の画素数を決定し、その決定された複数の画素内の光電変換素子の電荷を加算するようにしてもよい。すなわち、この場合、被写体輝度が低いと

ど、電荷の加算対象の画素数を増やすようにすればよい。

【0118】

【発明の効果】以上説明したように、本発明によると、被写体輝度の関わらず正確な焦点制御が可能となる。

【図面の簡単な説明】

【図1】本発明の実施形態1のデジタルスチルカメラ1の模式的な内部構成図である。

【図2】図4(a)のA-A'、B-B'の断面図である。

【図3】図4(a)のイメージセンサ及びその周辺の概略的な回路構成図である。

【図4】図1のイメージセンサの模式的な平面図である。

【図5】図1のデジタルスチルカメラ1の動作を示すフローチャートである。

【図6】図5のCPUによる焦点検出(ステップS202)の動作を示すフローチャートである。

【図7】第1の読み出しモード(図4(a))の際の図3の動作を示すタイミングチャートである。

【図8】第3の読み出しモード(図4(b))の際の図3の動作を示すタイミングチャートである。

【図9】第2の読み出しモード(図4(c))の際の図3の動作を示すタイミングチャートである。

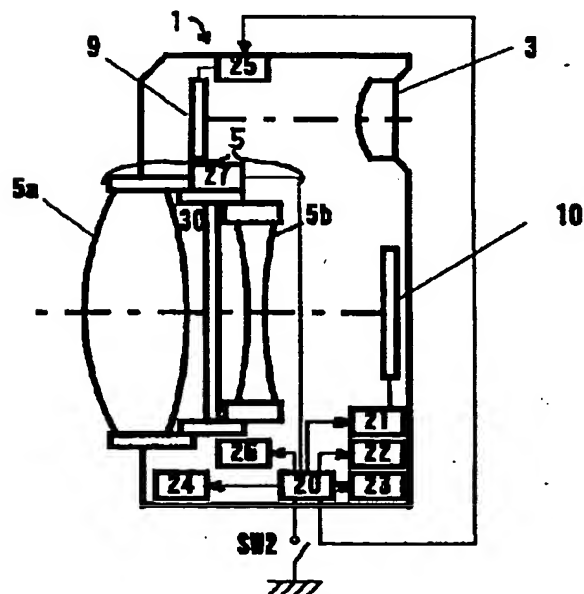
【図10】本発明の実施形態2の撮像装置のCPUによる焦点検出の動作を示すフローチャートである。

【図11】従来の瞳分割方式の焦点検出を行う方法の原理説明図である。

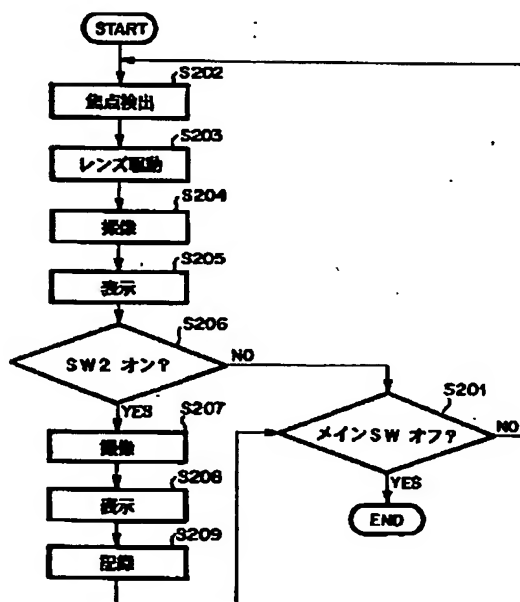
【符号の説明】

- 1 カメラ
- 3 接眼レンズ
- 5 撮影レンズ
- 9 液晶表示素子
- 10 イメージセンサ
- 20 CPU
- 21 イメージセンサ制御回路
- 22 メモリー回路
- 23 インターフェイス回路
- 24 画像処理回路
- 25 液晶表示素子駆動回路
- 26 レンズ駆動機構
- 27 絞り駆動機構
- 30 絞り装置

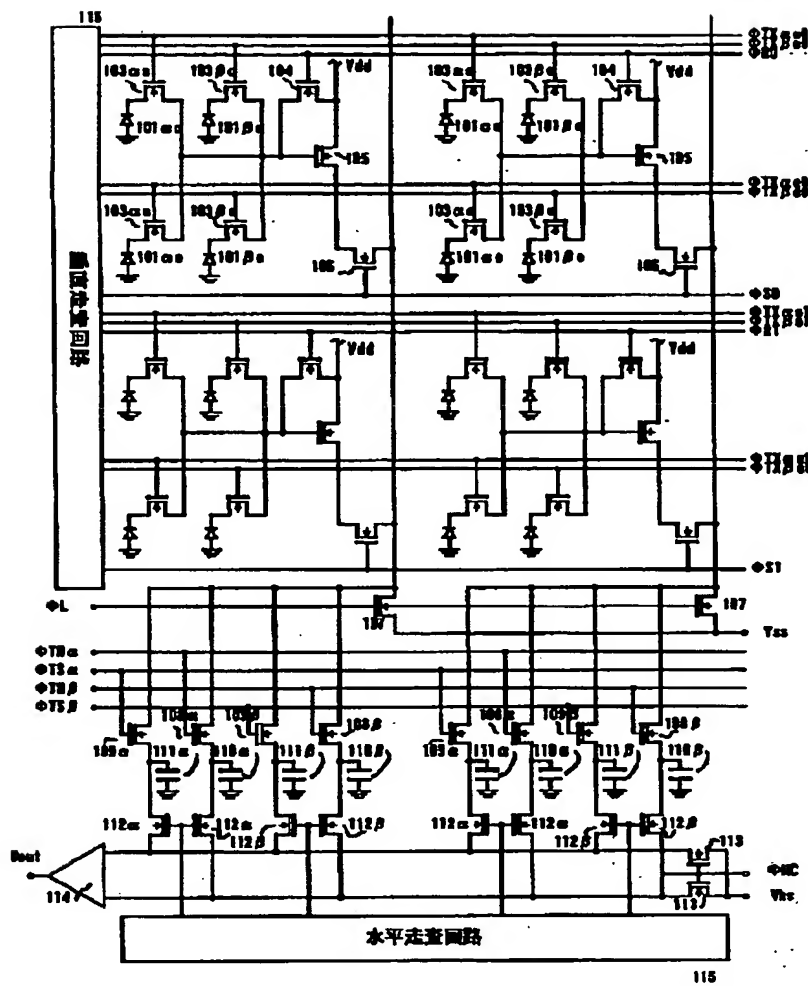
【図1】



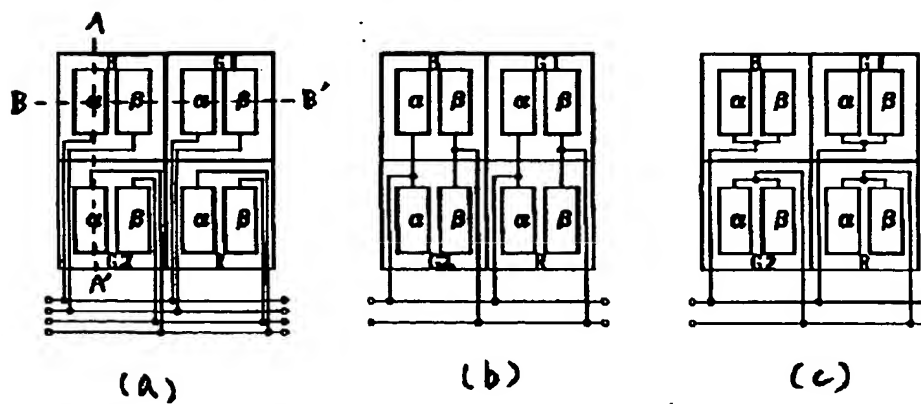
【図5】



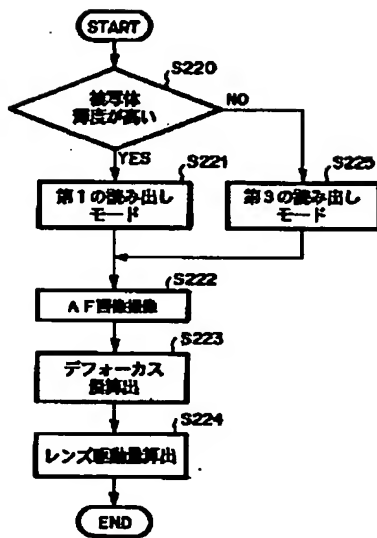
【図3】



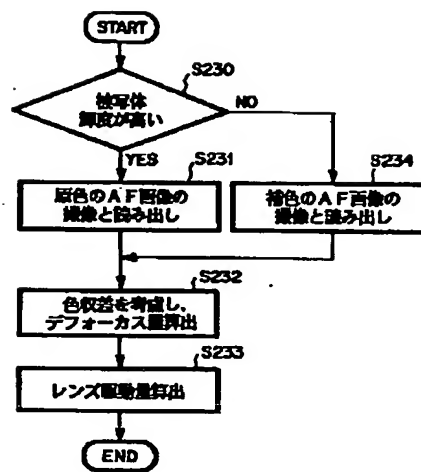
【図4】



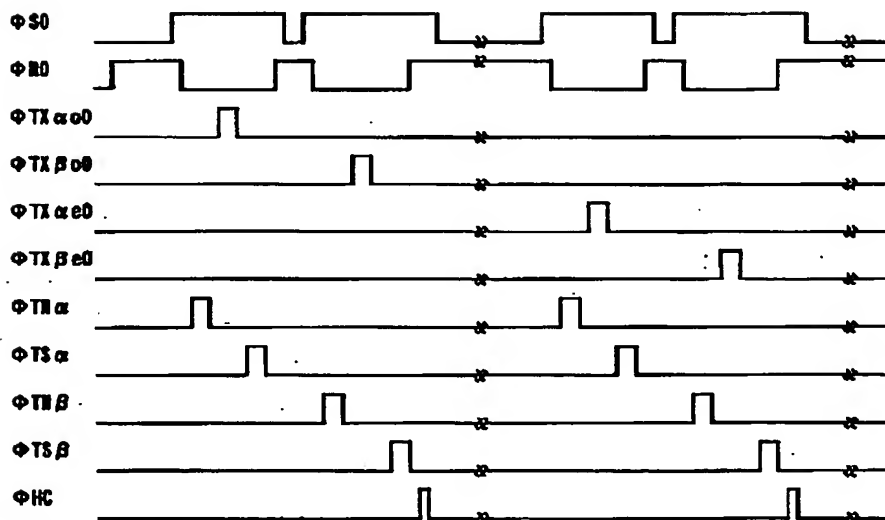
【図6】



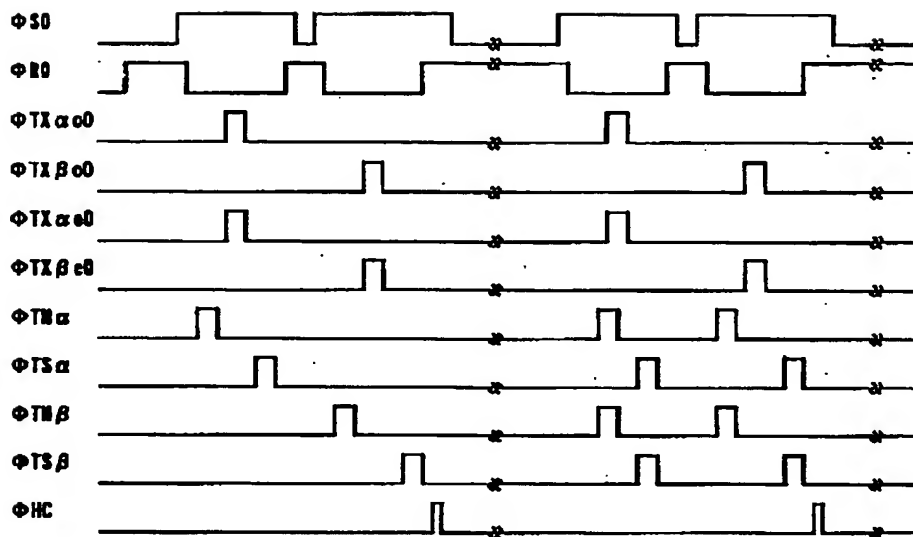
【図10】



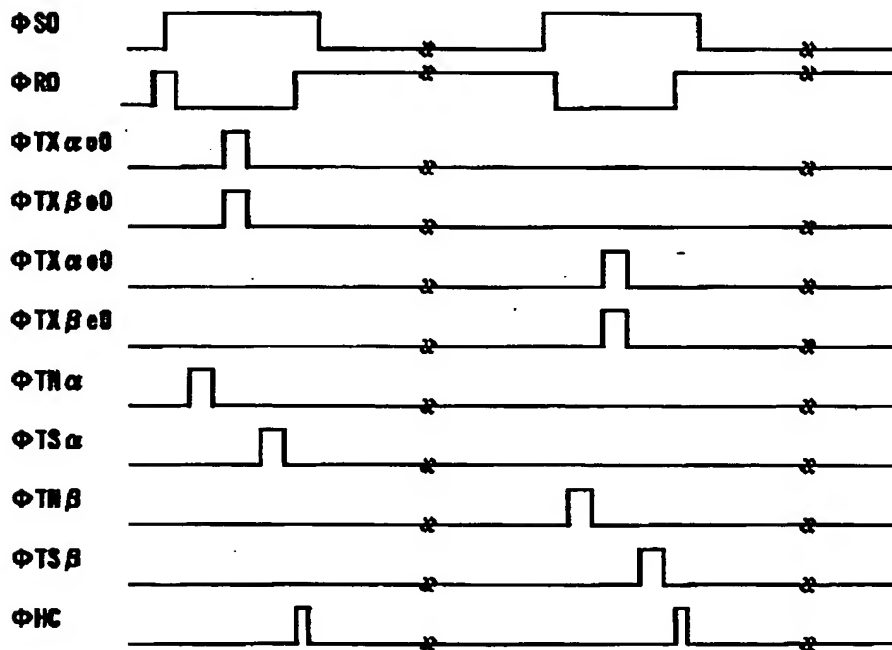
【図7】



【図8】



【図9】



フロントページの続き

(51)Int. Cl.⁷
// H04N 101:00

識別記号

FI
G03B 3/00

マークシート(参考)
A

Fターム(参考) 2H011 AA03 BA21 BB02 BB04 BB05
DA01
2H051 AA00 BA06 CB09 CB13 CB22
CE01 CE06 CE13 CE16 CE21
DA22
5C022 AA13 AB12 AB26 AB28 AB30
AC42
5C065 AA03 BB11 CC01 CC08 DD15
EE03 EE11 EE12 GG21